



FICHA DE COMPONENTE CURRICULAR

CÓDIGO: FEELT39016B	COMPONENTE CURRICULAR: TÓPICOS EM ENGENHARIA DA COMPUTAÇÃO I: DESIGN DE HARDWARE EM FPGA	
UNIDADE ACADÊMICA OFERTANTE: FACULDADE DE ENGENHARIA ELÉTRICA		SIGLA: FEELT
CH TOTAL TEÓRICA: 60 horas	CH TOTAL PRÁTICA: -	CH TOTAL: 60 horas

OBJETIVOS

Objetivo Geral:

- Propiciar aos estudantes conhecimentos sólidos sobre o dispositivo FPGA e sobre a linguagem VHDL para síntese de hardware voltado para projetos, simulações, programações e aplicações diversas com o uso do referido dispositivo.

Objetivos Específicos:

- Desenvolvimento de conhecimentos técnicos sobre FPGAs
- Breve introdução às linguagens de descrição de hardware (HDLs)
- Programação em VHDL
- Conceitos de design de circuitos
- Projetos de hardware em FPGAs

EMENTA

Estudo de dispositivos lógicos programáveis: FPGA (Field Programmable Gate Array). Fluxo de design em linguagens de descrição de hardware (HDL) para FPGAs. Estudo da linguagem VHDL para programação de dispositivos lógicos. Desenvolvimento de projetos e síntese de hardware em FPGA.

PROGRAMA

1. FPGA: Introdução

- a. Motivação (micro-controlados e micro-processados versus FPGA)
- b. Dispositivos Lógicos Programáveis
- c. Field Programmable Gate Arrays

- d. Técnicas de Design de FPGAs
- e. Restrições de Design no uso de FPGAs
- f. Apresentação de Kits e Placas disponíveis no mercado
- g. Linguagens de descrição de hardware (HDLs)

2. O essencial de VHDL

- a. VHDL é síntese de hardware, não é software: considerar a variável tempo
- b. Modelando interfaces: entidade (portas, genéricas, constantes)
- c. Modelando interfaces: arquitetura (definição, declaração, determinação)
- d. Tipos básicos de variáveis e operadores (constantes, sinais, variáveis, operadores booleanos, operadores aritméticos, operadores de comparação, funções de deslocamento lógico, concatenação)
- e. Decisões e laços (if-then-else, case, for, while e loop, exit, next)
- f. Design hierárquico (funções, pacotes, componentes, procedimentos)
- g. Tipos básicos de dados (bit, boolean, integer – natural e positive –, character, real, time)

3. Automação de design para FPGAs

- a. Simulações
- b. Bibliotecas
- c. Sínteses
- d. Posicionamento e Conexões
- e. Verificação de design
- f. Armadilhas de design

4. Síntese em nível de transferência de registros (RTL)

- a. Condições iniciais e concorrência
- b. Tipos numéricos
- c. Declarações de espera
- d. Asserções
- e. Laços
- f. Casos onde a síntese pode falhar
- g. Análise do que está sendo sintetizado (estrutura geral de design, controladores, caminhos de dados)

5. Técnicas fundamentais:

- a. Latches, Flip-Flops, e Registros
- b. Funções da Unidade Lógica Aritmética (ALU)
- c. Máquinas de Estado Finito
- d. Aritmética de Ponto Fixo
- e. Contadores
- f. Decoders e Multiplexers
- g. Multiplicação
- h. Mostrador simples de 7 Segmentos (LCD)

6. Aplicações introdutórias em FPGAs:

- a. Filtros digitais
- b. Comunicação serial (RS-232, USB)
- c. Memórias
- d. Interface de mouse e de teclado PS/2
- e. Interface simples VGA

- f. Um processador embutido simples
- g. Norma de criptografia de dados (DES) – (e.g. SHA1/2, MD5)
- h. Verificação de Redundância Cíclica (CRC)

7. Discussão sobre otimização de designs

BIBLIOGRAFIA BÁSICA

1. WILSON, PETER, **Design Recipes for FPGAs: Using Verilog and VHDL**, 2nd edition, Newnes, 2015, 392 p.
2. D'AMORE, ROBERTO, **VHDL : descrição e síntese de circuitos digitais**, Rio de Janeiro : Livros Técnicos e Científicos, 2012, 292 p.
3. DESCHAMPS, JEAN-PIERRE; et al., **Synthesis of arithmetic circuits : FPGA, ASIC and embedded systems**, J. Wiley, 2006, 556 p.
4. TERASIC; ALTERA, **DE2-115 board user manual**, http://www.terasic.com.tw/cgi-bin/page/archive_download.pl?Language=English&No=502&FID=cd9c7c1feaa2467c58c9aa4cc02131af

BIBLIOGRAFIA COMPLEMENTAR

1. CHU, PONG P., **FPGA prototyping by VHDL examples : Xilinx Spartan-3 version**, Wiley-Interscience, 2008, 440 p.
2. PERRY, DOUGLAS L., **VHDL : Programming By Example**, McGraw-Hill Education, 2002, 476 p.
3. GRAEME, DONALD, **Design for embedded image processing on FPGAs** [ebook], IEEE Press, 2011, <http://ieeexplore.ieee.org/servlet/opac?bknumber=6016259>
4. GREENWOOD, GARRISON W., **Introduction to Evolvable Hardware: A practical guide for designing adaptive systems**, IEEE Press, 2007, 192 p.
5. MUTHUSWAMY, BHARATHWAJ; BANERJEE, SANTO, **A Route to Chaos Using FPGAs, Volume I: Experimental Observations**, Springer, 2105, 219 p.
6. CARDOSO, JOAO; HÜBNER, MICHAEL, **Reconfigurable Computing: from FPGAs to hardware/software codesign**, Springer, 2011, 296 p.

APROVAÇÃO

____/____/____

Carimbo e assinatura do Coordenador do Curso

____/____/____

Carimbo e assinatura do Diretor da
Unidade Acadêmica