



PLANO DE ENSINO

1. IDENTIFICAÇÃO

Componente Curricular:	ELETRÔNICA ANALÓGICA I						
Unidade Ofertante:	FACULDADE DE ENGENHARIA ELÉTRICA						
Código:	FEELT36403	Período/Série:	4º PERÍODO		Turma:	U	
Carga Horária:				Natureza:			
Teórica:	60	Prática:	00	Total:	60	Obrigatória():	Optativa()
Professor(A):	Davi Sabbag Roveri				Ano/Semestre:	2023/2	
Observações:							

2. EMENTA

Diodos, Transistores bipolares de junção, Análise C.A. dos transistores bipolares de junção, Transistores de efeito de campo e polarização, Amplificadores com FET e Resposta em frequência de circuitos transistorizados.

3. JUSTIFICATIVA

Os assuntos abordados são necessários para que o aluno desenvolva conhecimentos e habilidades em circuitos eletrônicos, os quais serão aplicados no projeto de fontes de tensão, polarização DC de transistores bipolares e de efeito de campo, bem como no projeto de amplificadores de pequenos sinais e grandes sinais. Tais conhecimentos fornecem o alicerce para projeto de circuitos integrados e também são base para outras disciplinas deste curso de engenharia, como por exemplo: Eletrônica para Radiofrequência, Eletrônica Analógica II e Eletrônica Digital.

4. OBJETIVO

Ao final da disciplina o estudante será capaz de:

1. Analisar a operação de circuitos que utilizam transistores bipolares e de efeito de campo;
2. Projetar circuitos amplificadores de tensão usando transistores;
3. Analisar os efeitos da frequência em circuitos transistorizados.

Entre as competências a serem desenvolvidas no estudante destacam-se:

1. Formular, de maneira ampla e sistêmica, questões de engenharia, considerando o usuário e seu contexto, concebendo soluções criativas, bem como o uso de técnicas adequadas;
2. Ser capaz de modelar os fenômenos, os sistemas físicos e químicos, utilizando as ferramentas matemáticas, estatísticas, computacionais e de simulação, entre outras;

3. Prever os resultados dos sistemas por meio dos modelos;
4. Conceber experimentos que gerem resultados reais para o comportamento dos fenômenos e sistemas em estudo;
5. Verificar e validar os modelos por meio de técnicas adequadas;
6. Ser capaz de conceber e projetar soluções criativas, desejáveis e viáveis, técnica e economicamente, nos contextos em que serão aplicadas;
7. Projetar e determinar os parâmetros construtivos e operacionais para as soluções de Engenharia;
8. Ser capaz de expressar-se adequadamente, seja na língua pátria ou em idioma diferente do Português, inclusive por meio do uso consistente das tecnologias digitais de informação e comunicação (TDICs), mantendo-se sempre atualizado em termos de métodos e tecnologias disponíveis;
9. Ser capaz de assumir atitude investigativa e autônoma, com vistas à aprendizagem contínua, à produção de novos conhecimentos e ao desenvolvimento de novas tecnologias;
10. Aprender a aprender.

5. **PROGRAMA**

1. Diodos

- 1.1 Física dos semicondutores e junção PN dos diodos
- 1.2 Componentes de correntes em um diodo
- 1.3 Característica Volt-Ampére
- 1.4 Resistência do diodo
- 1.5 Tempos de chaveamento do diodo
- 1.6 Tipos de diodos
- 1.7 O diodo como elemento de circuito
- 1.8 Conceito de reta de carga
- 1.9 Circuitos ceifadores
- 1.10 Circuitos grampeadores
- 1.11 Comparadores
- 1.12 Retificadores
- 1.13 Circuitos dobradores de tensão

2. Transistores bipolares de junção

- 2.1 Transistor de junção
- 2.2 Correntes em um transistor
- 2.3 Transistor como amplificador
- 2.4 Configuração em base comum
- 2.5 Configuração em emissor comum
- 2.6 Configuração em coletor comum
- 2.7 Região de corte e de saturação em um transistor
- 2.8 Ganho de corrente

2.9 Folhas de dados do transistor

2.10 Polarização C.C.

2.10.1 - Polarização da base

2.10.2 - Polarização com realimentação do emissor

2.10.3 - Polarização com realimentação do coletor

2.10.4 - Polarização por divisor de tensão resistivo

2.10.5 - Polarização do emissor

2.10.6 - Estabilização de polarização

3. Análise C.A. dos transistores bipolares de junção

3.1. Amplificação no domínio CA e transferência de potência CC para CA

3.2. Modelagem do transistor bipolar

3.3. Modelo r_e e π do transistor

3.4. Configuração emissor-comum com polarização fixa

3.5. Polarização por divisor de tensão

3.6. Configuração de seguidor de emissor

3.7. Configuração de base-comum

3.8. Configuração com realimentação do coletor

3.9. Efeitos de cargas

3.10. Conexão Darlington

3.11. Determinação do ganho de corrente

3.12. Configuração em cascata

3.13. Simulação por computador de circuitos transistorizados

4. Transistores de efeito de campo e polarização

4.1. Características e curvas do FET

4.2. MOSFET (depleção e intensificação) e JFET

4.3. Dispositivos de quatro terminais

4.4. Configuração com polarização fixa

4.5. Polarização por divisor de tensão

4.6. Efeitos de cargas

4.7. Configuração em cascata

4.8. Circuitos utilizando FET e aplicações práticas

4.9. Projeto

5. Amplificadores com FET

5.1. Modelo JFET para pequenos sinais

5.2. Configuração com polarização fixa

5.3. Configuração com polarização por divisor de tensão

5.4. MOSFETs tipo depleção e intensificação

5.5. Configuração com divisor de tensão para o MOSFET

5.6. Projeto de circuitos amplificadores com FET

5.7. Efeitos de cargas

5.8. Configuração em cascata

6. Resposta em frequência de circuitos transistorizados

6.1. Resposta em baixas frequências usando amplificação com transistores bipolares

6.2. Resposta em baixas frequências usando amplificação com transistores FET

6.3. Resposta em altas frequências usando amplificação com transistores bipolares

6.4. Resposta em altas frequências usando amplificação com transistores FET

6. METODOLOGIA

• Organização geral e dinâmica da disciplina

A disciplina utilizará a plataforma **Microsoft Teams** e demais aplicativos da suíte **Microsoft Office 365** como sala de aula virtual; para disponibilização de materiais pelo professor (e.g.: plano de ensino, notas, slides, listas de exercícios, vídeos etc.) e para envio de relatórios e outras atividades avaliativas por parte dos discentes. A inscrição na equipe da disciplina (ambiente de sala de aula virtual), no Teams, **é obrigatória** e deve ser realizada antes do início das aulas, preferencialmente.

Nome da disciplina (equipe): EA1 2023/2 - ELETRÔNICA ANALÓGICA 1

Link da disciplina (equipe): [link](#) ou copiar abaixo:

https://teams.microsoft.com/l/team/19%3a_ySR7aGI6_kvI_coml8VQpneja1QGuZ4wokEfi9-uk01%40thread.tacv2/conversations?groupId=53321913-80d4-43c4-8f51-6262cecab19a&tenantId=cd5e6d23-cb99-4189-88ab-1a9021a0c451

Para avisos emergenciais e comunicação em geral entre discentes e docente, será utilizada a própria sala virtual da disciplina. Portanto, **é imperativo** que os discentes também instalem o **MS-Teams** em seus respectivos celulares e computadores.

A teoria e a prática da disciplina se complementam e são obrigatórias. Não serão aceitas as solicitações de dispensa "informal" da prática ou da teoria por aproveitamento parcial em períodos anteriores ou em outras disciplinas.

• Atendimento

O atendimento aos alunos da disciplina será realizado apenas de forma presencial, na sala do docente (localizada no bloco Alfa, 3º andar, sala 301), de acordo com o seguinte planejamento: quintas-feiras entre 14h e 16h, ou outro dia (presencialmente) desde que previamente agendado com o professor. Não será realizado atendimento de dúvidas sobre o conteúdo, de forma remota.

• Direitos Autorais

Todo o material produzido e divulgado pelo(@) docentes, como vídeos, textos, arquivos de voz etc., está protegido pela Lei de Direitos Autorais, a saber, a lei nº 9.610, de 19 de fevereiro de 1998, pela qual fica vetado o uso indevido e a reprodução não autorizada de material autoral por terceiros. Os responsáveis pela reprodução ou uso indevido do material de autoria dos(as) docentes ficam sujeitos às sanções administrativas e as dispostas na Lei de Direitos Autorais.

- **Conteúdo Programático para Atividades Teóricas Presenciais**

As aulas teóricas serão realizadas às terças-feiras e sextas-feiras, das 10h40min às 12h20min, no Bloco G "Unipam", sala 204-G.

Aula	Data	Conteúdo Teórico
-	08/01/2024	Início do período letivo 2023/2
1-2	09/01/2024	Apresentação do plano de ensino, critérios de avaliação e cronograma. Física de semicondutores para o diodo. (parte 1)
3-4	12/01/2024	Física de semicondutores para o diodo. (parte 2)
5-6	16/01/2024	Junção PN; portadores majoritários e minoritários; região de depleção;
7-8	19/01/2024	Diodo: polarização e características elétricas do diodo; característica Volt-Ampére; resistência de corpo da junção PN; tempo de chaveamento;
9-10	23/01/2024	Diodo: tipos de diodos; diodo como elemento de circuito; reta de carga;
11-12	26/01/2024	Diodo: circuitos retificadores de meia onda e ceifadores;
13-14	30/01/2024	Diodo: circuitos retificadores de onda completa;
15-16	02/02/2024	Diodo: circuitos grampeadores; Diodo: circuitos dobradores e multiplicadores de tensão;
17-18	06/02/2024	Diodo: circuitos com diodo zener e projeto de fontes;
19-20	09/02/2024	PROVA P1 (avaliação parcial, dissertativa, individual)
-	13/02/2024	Feriado: carnaval
21-22	16/02/2024	TBJ (Transistor Bipolar de Junção): fabricação; estrutura; efeitos físicos; polarização; característica Volt-Ampére;
23-24	20/02/2024	TBJ: configurações comuns (emissor,coletor, base comum); regiões de operação (corte, saturação e ativa);
25-26	23/02/2024	TBJ: reta de carga; exercícios em sala; análise CC; ponto de operação;
27-28	27/02/2024	TBJ (análise CC): circuitos de polarização (fixa; de emissor; estabilização do ponto de operação)

29-30	01/03/2024	TBJ (análise CC): circuitos de polarização (divisor de tensão; seguidor de emissor; realimentação de coletor; base comum)
31-32	05/03/2024	TBJ (análise CC): circuitos de polarização (configurações combinadas e aplicações);
33-34	08/03/2024	TBJ (análise CC): projeto dos resistores de polarização a partir de um ponto de operação;
35-36	12/03/2024	TBJ (análise CC): circuitos com vários estágios (Darlington; cascode; par realimentado; espelhos de corrente)
37-38	15/03/2024	PROVA P2 (avaliação parcial, dissertativa, individual)
39-40	19/03/2024	TBJ (análise CA): amplificação no domínio CA e transferência de potência CC para CA; modelagem do TBJ para pequenos sinais;
41-42	22/03/2024	TBJ (análise CA): modelos do TBJ para pequenos sinais (modelo r_e e π do transistor);
43-44	26/03/2024	TBJ (análise CA): análise de pequenos sinais dos circuitos de polarização (fixa; divisor de tensão etc);
-	29/03/2024	Feriado: Paixão de Cristo
45-46	02/04/2024	TBJ (análise CA): análise de pequenos sinais dos circuitos de polarização (fixa; divisor de tensão etc);
47-48	05/04/2024	TBJ (análise CA): efeitos de carga e fonte no ganho de pequenos sinais;
49-50	09/04/2024	TBJ: sistemas de duas portas - introdução e parâmetros de impedância (Z); TBJ: sistemas de duas portas - sem carga e efeitos com carga; conexões em cascata (vários estágios);
51-52	12/04/2024	Resposta em frequência: respostas em baixas e altas frequências usando amplificação com TBJ;
53-54	16/04/2024	PROVA P3 (avaliação parcial, dissertativa, individual)
55-56	19/04/2024	Correção das listas de exercícios;
57-58	23/04/2024	Vista de provas, resolução de pendências dos discentes e fechamento de notas;

59-60	25/04/2024	<p>* Reposição de aula de sexta-feira em todos os campi.</p> <p>90º dia letivo referente a 2023/2.</p> <p>Recuperação (atividade avaliativa de recuperação de aprendizagem - Resolução CONGRAD nº 46/2022, Art.140)</p>
-	25/04/2024	Término do período letivo 2023/2 (90º dia letivo referente a 2023/2).

- **Conteúdo Programático para as atividades acadêmicas extras (AAE):**

Aula	Data	Teoria	Conteúdo - Atividades Acadêmicas Extras (AAE)
1-2-3-4-5-6	16/02/2024	T	AAE-1: Lista de exercícios 01 (circuitos com diodos no SPICE);
7-8-9-10-11-12	20/04/2024	T	AAE-2: Lista de exercícios 02 (transistores tipo MOSFET-intensificação);

	Teórica
C.H Presencial Total	60
C.H. Atividade Acadêmicas Extras Total	12
C.H. Total da disciplina	72

* OBS: as cargas horárias estão em horas-aula.

7. AVALIAÇÃO

- **Aproveitamento**

O(a) discente necessita obter, no mínimo, uma Nota Parcial (NP) de 60 pontos, dentre 100, para obter aproveitamento na disciplina. Nesta situação, o discente será considerado aprovado e sua nota NP será lançada no sistema acadêmico de registro de resultados.

A avaliação de desempenho dos discentes será feita pela apresentação de listas de exercício referente às atividades AAE (que podem solicitar simulações) e pela realização de provas presenciais (dissertativas e individuais). O cronograma de atividades avaliativas e a distribuição da pontuação é apresentada abaixo:

DATA	ATIVIDADE AVALIATIVA	PONTUAÇÃO
09/02/2024	prova P1	25
15/03/2024	prova P2	25
16/04/2024	prova P3	30
16/02/2024	AAE-1	10
20/04/2024	AAE-2	10
Nota Parcial (NP):		Total = 100 pontos

Os resultados das avaliações serão divulgados no Teams, sendo que as notas serão apresentadas pelos números de matrícula dos alunos. A divulgação das notas deve acontecer em até 15 dias úteis após a sua realização e a vista de prova será marcada com os alunos, a partir da data de divulgação das notas, respeitando-se o prazo de no máximo 5 dias úteis, como previsto na Resolução do CONGRAD (Nº46/2022).

- **Frequência**

A frequência será aferida pela presença na aula (chamada oral). E em relação às atividades AAE, pela entrega das respectivas atividades. O quantitativo de faltas nas atividades AAE correspondem ao valor de 01(uma) hora-aula nas tabelas de Conteúdo Programático. Caso o(@) discente não obtenha o mínimo de 75% de presença, ocorrerá a reprovação por faltas, ou seja, não obterá aproveitamento na disciplina perante o sistema acadêmico.

- **Recuperação / Exame (atividade avaliativa de recuperação de aprendizagem)**

É necessário ter no mínimo 75% de presença para ter direito a realizar a prova de recuperação e, adicionalmente, esta prova somente será aplicada para o aluno que não atingiu 60 pontos na Nota Parcial (NP). Conforme Resolução CONGRAD nº 46/2022, Art.140.

O exame ou a atividade de recuperação (**REC**) consistirá em uma prova escrita no valor de 100 pontos, presencial e individual. Esta prova irá contemplar todo o conteúdo da disciplina ministrado ao longo do período letivo. Será permitida a utilização de 1 folha de consulta (frente/verso) e apenas o uso de calculadoras científicas. Calculadoras gráficas e celulares deverão ser desligados durante a avaliação. Não haverá nenhum tipo de correção parcial de questões na recuperação. A recuperação não terá nenhuma questão que utilize simulação.

Considerando a **Nota Parcial (NP)** como a nota obtida no período letivo antes da recuperação e a **Recuperação (REC)** como acima descrita, a **Nota Final de Recuperação (NF)** será dada pela seguinte maneira:

$$\mathbf{NF = (NP*0,6) + (REC*0,4)}$$

O discente em recuperação será aprovado na disciplina caso obtenha uma Nota Final de Recuperação **maior ou igual a 60 (NF ≥ 60 pontos)**. Observação: A

nota final de aproveitamento do discente em recuperação, para efeito de lançamento no sistema acadêmico de registro de resultados, ficará limitada a 60 pontos, mesmo que a sua NF supere este valor.

8. BIBLIOGRAFIA

Básica

1. BOGART, J. **Dispositivos e circuito eletrônicos**. 3 ed. São Paulo: Pearson, 2001. 2v.
2. BOYLESTAD, R.; NASHELSKY, L. **Dispositivos Eletrônicos e Teoria de Circuitos**. São Paulo: Pearson Education do Brasil, 2013.
3. SEDRA, A. S.; SMITH, K. C. **Microeletrônica**. São Paulo: Prentice Hall, 2007.

Complementar

1. BELL, D. **Fundamentals of Electronic Devices and Circuits**. Oxford; New York: Oxford University Press, 2008.
2. FLOYD, Thomas L. **Electronics fundamentals: circuits, devices, and applications**. 8th ed. Upper Saddle River: Prentice Hall, 2010.
3. MALVINO, A. P. **Eletrônica**. Porto Alegre: McGraw-Hill, 2007. 2v.
4. TOOLEY, M. **Circuitos eletrônicos: fundamentos e aplicações**. Rio de Janeiro: Elsevier, 2007.
5. TURNER, L. W. **Circuitos e dispositivos eletrônicos: semicondutores, opto-eletrônica, microeletrônica**. São Paulo: Hemus, c2004.

9. APROVAÇÃO

Aprovado em reunião do Colegiado conforme Decisão Administrativa do Colegiado anexada ao processo referenciado.

Coordenação do Curso de Graduação: _____



Documento assinado eletronicamente por **Davi Sabbag Roveri, Professor(a) do Magistério Superior**, em 10/02/2024, às 11:39, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



Documento assinado eletronicamente por **Daniel Costa Ramos, Coordenador(a)**, em 15/02/2024, às 08:54, conforme horário oficial de Brasília, com fundamento no art. 6º, § 1º, do [Decreto nº 8.539, de 8 de outubro de 2015](#).



A autenticidade deste documento pode ser conferida no site https://www.sei.ufu.br/sei/controlador_externo.php?acao=documento_conferir&id_orgao_acesso_externo=0, informando o código verificador **4943149** e o código CRC **1EDC6FFC**.